



الشكل (3-3) المخطط الصندوقي المبسط لمثال (3-2)

4. من الشكل (3-3) نحصل على دالة نقل النظام الإجمالي $T(s)$

$$T(s) = \frac{C(s)}{R(s)} = \frac{K_1(s+20)(s+k_5)}{s[(s^2 + K_1K_2(s+20))[s+K_5] + K_1K_3(s+20)(s+K_4)]}$$

2-3 التحليل الزمني لأنظمة التحكم Time Domain Analysis of Control Systems

في أنظمة التحكم والتي تكون دوال في الزمن فإن دراسة الاستجابة الزمنية تكون عاملاً مهماً في تحليل وتصميم الأنظمة. وتتكون الاستجابة الزمنية للنظام من جزئين أولهما الاستجابة العابرة transient response والآخر استجابة مستقرة الحالة steady state response ويعبر عنها بخرج النظام كاتالي:

$$C(t) = C_t(t) + C_{ss}(t)$$

حيث إن:

$C_t(t)$ = transient response الاستجابة العابرة

$C_{ss}(t)$ = steady state response الاستجابة المستقرة

ويتكون حل معادلة النظام بالنسبة لدخل وخرج النظام بدلالة الزمن من جزئين يمثلان بالاستجابة العابرة والمستقرة للنظام. والفرق بين الاستجابة المستقرة الحالة والدخل المقارن Reference input يعرف بالخطأ المستقر steady state error.